PCT ORGANISATION MONDIALE DE LA PROPRIETE INTELLECTUELLE
Bureau international

DEMANDE INTERNATIONALE PUBLIEE EN VERTU DU TRAITE DE COOPERATION EN MATIERE DE BREVETS (PCT)

(51) Classification internationale des brevets 7 : H04L 7/033

A1

(11) Numéro de publication internationale: WO 00/07324

(43) Date de publication internationale: 10 février 2000 (10.02.00)

(21) Numéro de la demande internationale: PCT/FR99/01768

(22) Date de dépôt international: 20 juillet 1999 (20.07.99)

(30) Données relatives à la priorité:
98/09744 30 juillet 1998 (30.07.98) FR

(71) Déposant *(pour tous les Etats désignés sauf US)*: THOMSON MULTIMEDIA [FR/FR]; 46, quai Alphonse Le Gallo, F–92100 Boulogne–Billancourt (FR).

(72) Inventeur; et
(75) Inventeur/Déposant *(US seulement)*: JOUET, Pierrick [FR/FR]; Thomson multimedia, 46, quai Alphonse Le Gallo, F–92648 Boulogne Cedex (FR).

(74) Mandataire: RUELLAN–LEMONNIER, Brigitte; Thomson multimedia, 46, quai Alphonse Le Gallo, F–92648 Boulogne Cedex (FR).

(81) Etats désignés: JP, KR, US, brevet européen (AT, BE, CH, CY, DE, DK, ES, FI, FR, GB, GR, IE, IT, LU, MC, NL, PT, SE).

Publiée
Avec rapport de recherche internationale.

(54) Title: CLOCK RECOVERY METHOD IN DIGITAL SIGNAL SAMPLING

(54) Titre: PROCEDE DE RECUPERATION D'HORLOGE LORS DE L'ECHANTILLONNAGE DE SIGNAUX DE TYPE NUMERIQUE

(57) Abstract

The invention concerns a clock recovery method in digital signal sampling, the clock being generated from a phase–locking loop or PLL (1) which multiplies a given frequency by a whole number. Said method comprises a step which consists in comparing the relative position of the signals with respect to the clock so as to determine whether a selected type of the clock transitions is in phase with the same type of signal transitions by: producing (6) over a clock period several zones, one zone corresponding to the selected type of transitions; analysing (5) the signal transitions relatively to the clock uplink or downlink transitions; cumulating in the corresponding zone the analysis results; determining (10, 9) on the basis of the accumulation whether the sampling clock frequency and/or phase needs to be modified or not. The invention is applicable to signals derived from graphics cards.